



BAREMA – Engenharia Eletrônica

QUESTÃO 1:

(a)

- Derivação correta de  $v$  e  $\omega$  (completo)
- Pequenos erros algébricos (parcial alto)
- Estrutura incompleta (parcial baixo)
- Resposta errada (nulo)

(b)

- Derivação + interpretação física (completo)
- Apenas cálculo correto (parcial alto)
- Apenas qualitativo (parcial baixo)
- Resposta errada (nulo)

(c)

- Descrição Equação + explicação física (completo)
- Equação correta (parcial alto)
- Apenas qualitativo (parcial baixo)
- Confunde conceito (nulo)

(d)

- Conecta 2 áreas + profundidade (completo)
- Boa conexão mas superficial (parcial alto)
- Apenas uma área (parcial baixo)
- Resposta genérica (nulo)

QUESTÃO 2:

- Aplicação correta de estágio de entrada em regime de transcondutância
- Polarização reversa do fotodiodo
- Tratamento adequado da impedância de entrada
- Uso de filtro de polos-zeros
- Previsão de capacidade de calibração para, ao menos, ganho e offset
- Coerência entre os blocos
- Justificativa da redução do tempo morto



QUESTÃO 3:

- Obter equação (1): 0,25 pontos
- Obter equação (2): 0,25 pontos
- Obter equação (3): 0,25 pontos
- Obter equação (4): 0,25 pontos
- Obter equação (5): 0,25 pontos
- Obter equação (6): 0,25 pontos
- Obter equação (7): 0,25 pontos
- Obter equação (8): 0,25 pontos

QUESTÃO 4:

- Descrever um só paradigma (0,1)
- Descrever dois paradigmas (0,3)
- Descrever três paradigmas: (0,5)
- Descrição do uso de S-P-A em um paradigma (0,3)
- Descrição do uso de S-P-A em dois paradigmas (0,3)
- Descrição do uso de S-P-A em três paradigmas (1,0)
- Vantagem/desvantagem de um paradigma (0,1)
- Vantagem/desvantagem de dois paradigmas (0,3)
- Vantagem/desvantagem de três paradigmas (0,5)
- Caso seja apresentado mais de um paradigma, além dos do gabarito, desconta-se 0,5

QUESTÃO 5:

- Explicação correta do funcionamento do processo VHDL (reset assíncrono, clock e condição de habilitação) (0,8)
- Identificação correta do hardware sintetizado (registrador/contador síncrono) com justificativa coerente (0,6)
- Discussão da importância do bloco em sistemas embarcados (controle, temporização, sincronismo) (0,4)
- Clareza, organização da resposta e uso adequado da terminologia técnica (0,2)